

OFERTA DE BECA FPI

Tipo de beca: Beca Oficial FPI, asociada a Proyecto de Investigación del MINECO

Duración: 4 años (a partir del curso 2016-17)

Dotación de la beca: 20.500€ anuales (dedicación completa).

Entidad financiadora: Ministerio de Economía y Competitividad (MINECO)

Entidad ofertante: Laboratorio de Sistemas Integrados de la UPM

Lugar de realización: Dpto. Ingeniería Electrónica, ETSI Telecomunicación, UPM

Información sobre las bases de la convocatoria: www.mineco.gob.es, en el apartado “Convocatoria de ayudas para contratos predoctorales para la formación de doctores 2016”.

Contacto: Prof. Juan A. López (juanant@die.upm.es)

Requisitos de los solicitantes:

- Estar en posesión del Grado en Matemáticas, Estadística, Telecomunicación, Informática, Ing. Biomédica o Industrial.
- Conocimientos avanzados de Electrónica Digital, Programación, Señales aleatorias.
- Se valorarán los conocimientos y la experiencia previa con FPGAs y lenguajes de descripción hardware (VHDL), Procesamiento Digital de Señal, Tratamiento matricial, Procesos Estocásticos, Optimización y control.

Descripción de la beca:

El Laboratorio de Sistemas Integrados (LSI) de la Universidad Politécnica de Madrid oferta una beca FPI para realizar la Tesis Doctoral en la temática: “Diseño de Herramientas de Programación para Implementación de Sistemas de Procesamiento de Señal en FPGAs”.

La beca está financiada por el Ministerio de Economía y Competitividad (MINECO), y tiene una dotación anual de 20.500 euros, con dedicación completa durante 4 años. Una vez concedida, incluye beneficios como cobertura de la Seguridad Social, seguro de accidentes, ayudas para estancias en centros de investigación extranjeros, etc. Las bases e información sobre la convocatoria están disponibles en la página web del Ministerio (www.mineco.gob.es), en el apartado “Convocatoria de ayudas para contratos predoctorales para la formación de doctores 2016”.

La beca está enmarcada en un Proyecto de Investigación del Plan Nacional que integra la participación de los principales centros de investigación españoles en la red de telescopios SKA (Square Kilometer Array, www.skatelescope.org). Uno de los principales objetivos de dicho

Proyecto es la implementación de sistemas de procesamiento de señal de altas prestaciones sobre dispositivos hardware reconfigurable (FPGAs) para su posterior integración en la red de telescopios de SKA.

El perfil de los candidatos deberá ser de Graduado (Matemáticas o Estadística) o Ingeniero (de Telecomunicación, Biomédico, Industrial, Informático, Electrónico). Se valorará la experiencia previa con FPGAs y lenguajes de descripción hardware (VHDL), así como los conocimientos en Programación, Procesamiento de Señal, Estadística, Álgebra Matricial, y Optimización y Control.

Los interesados deben enviar su currículum y un listado de notas al Prof. Juan Antonio López (juanant@die.upm.es) antes del 22 de Septiembre de 2016. Para cualquier consulta enviar un mensaje a la misma dirección.

Madrid, 15 de Septiembre de 2016